

O adesivo de preenchimento de DIMM blade UCS M5 não corresponde à documentação

Contents

[Introduction](#)

[Informações de Apoio](#)

[Problema: O adesivo de preenchimento de DIMM blade UCS M5 não corresponde à documentação](#)

[Solução](#)

[Informações Relacionadas](#)

Introduction

Este documento descreve um problema com um antigo adesivo de preenchimento de DIMM de blade UCS M5 que não reflete a documentação on-line atual.

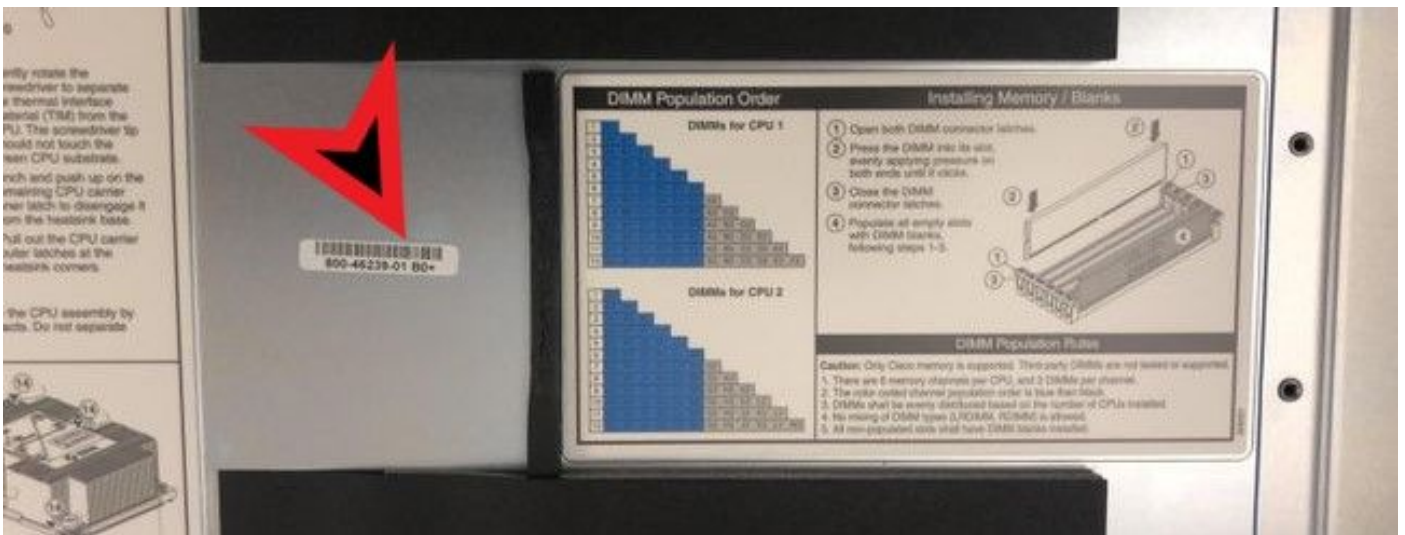
Informações de Apoio

O teste pós-FCS descobriu que a configuração ideal da população de DIMMs era diferente das especificações publicadas originalmente. As regras da população original funcionam corretamente, mas o desempenho ideal pode ser obtido com o uso das últimas diretrizes, conforme publicadas na documentação. A etiqueta sob a tampa da lâmina foi alterada em ECO EA553015, que foi implementada em maio de 2018, e a documentação técnica foi atualizada em dezembro de 2017. Aproximadamente 15.000 a 20.000 blades foram vendidos com o adesivo de preenchimento original do DIMM.

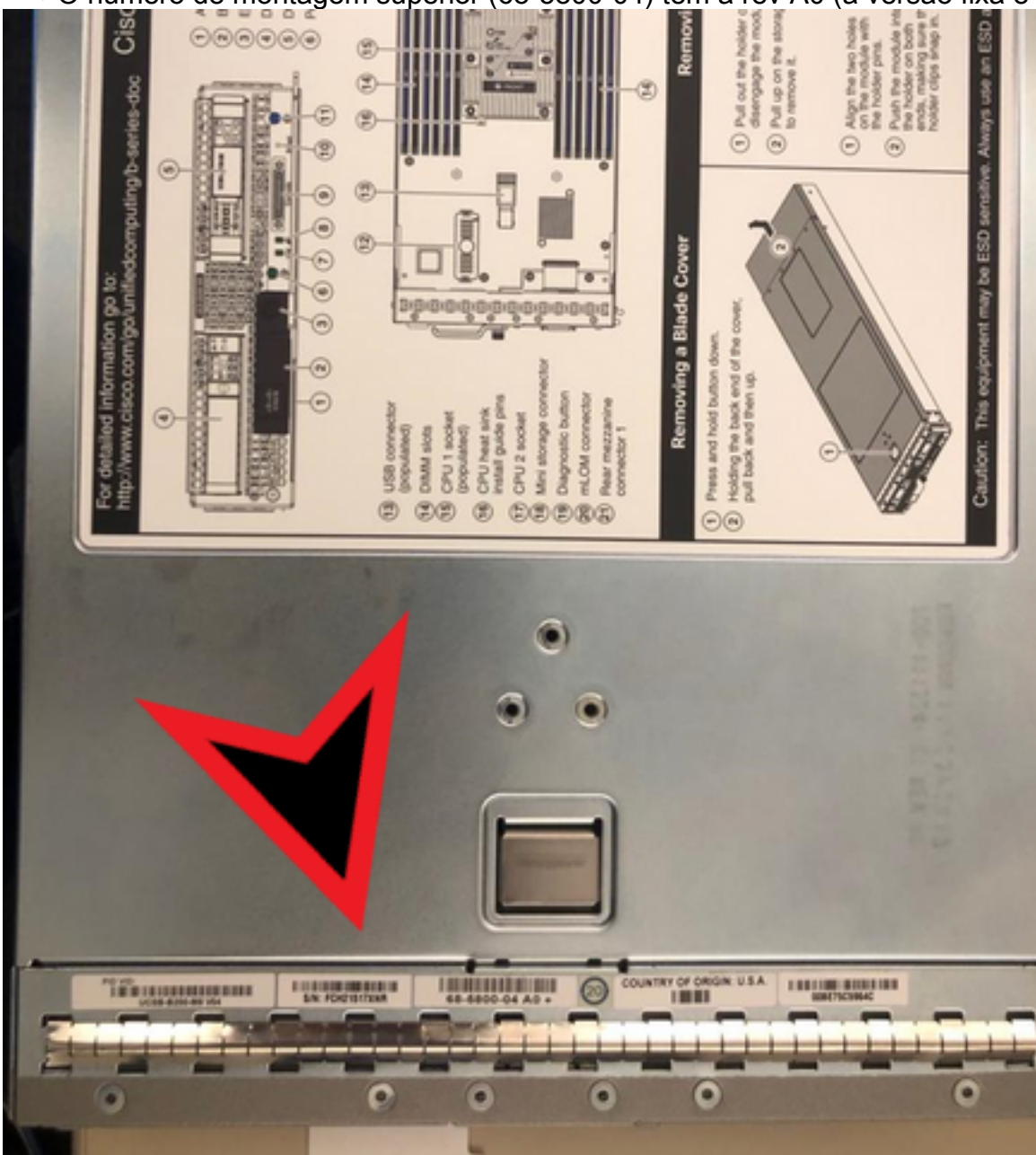
Note: Somente os servidores blade M5 tinham adesivos não otimizados. Os servidores em rack não vêm com adesivos de preenchimento DIMM, portanto eles não são afetados por esse problema.

Produtos afetados:

- UCS B200 M5
- UCS B480 M5
- A tampa superior (800-46239-01) tem rev B0 (adesivos fixos têm rev C0)



- O número de montagem superior (68-5800-04) tem a rev A0 (a versão fixa é B0)



Problema: O adesivo de preenchimento de DIMM blade UCS M5 não corresponde à documentação

O adesivo da população DIMM sob a tampa dos blades UCS M5 não corresponde às informações na documentação on-line do UCS.

Ambas as configurações são válidas e suportadas. O adesivo antigo não deve impedir a descoberta ou qualquer outro problema, além de não ser a configuração ideal para o desempenho. Note-se que o diferencial de desempenho é marginal (aproximadamente 1%).

Solução

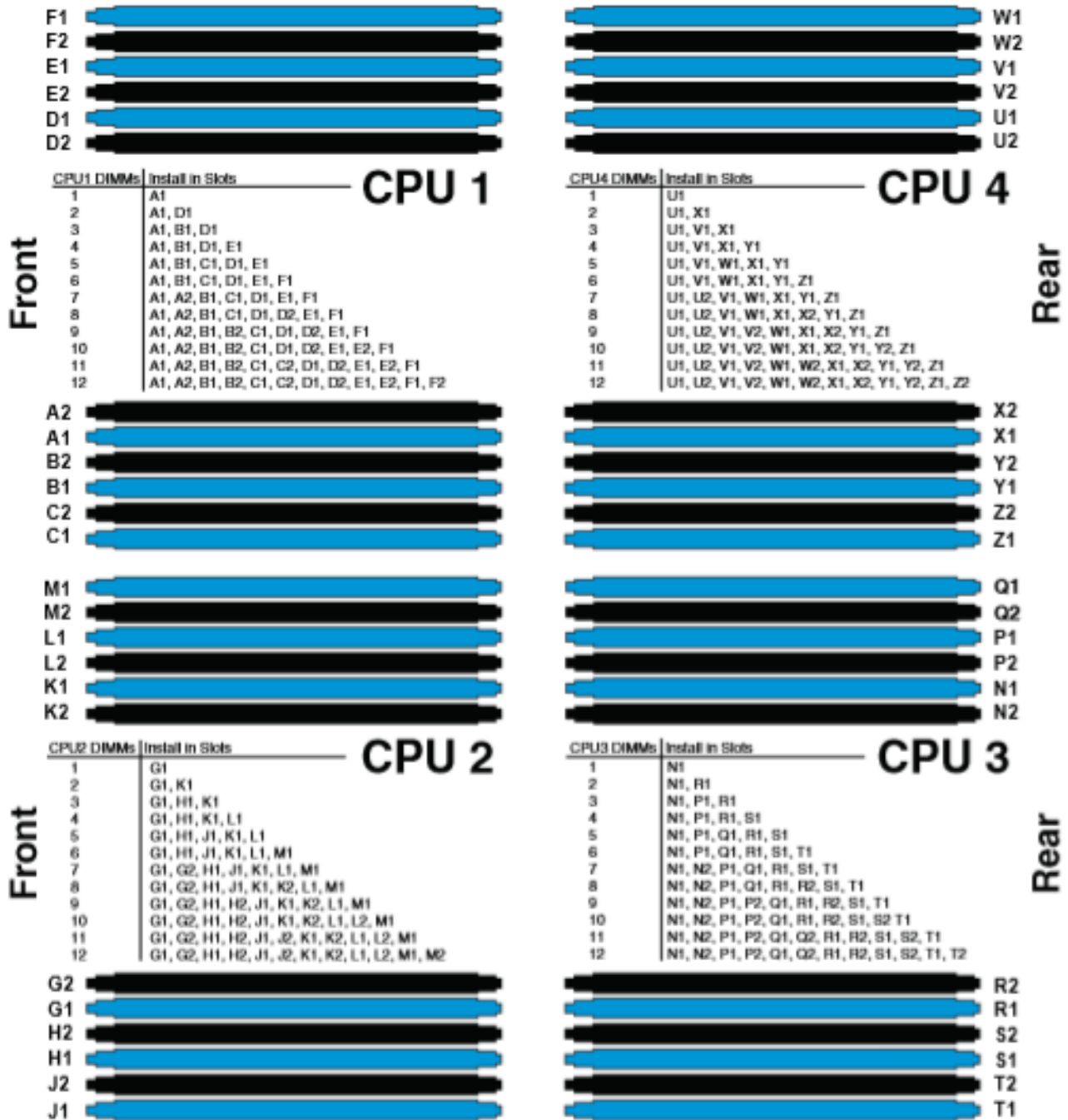
O adesivo original da população de DIMMs não está incorreto, mas os clientes devem ser direcionados para a documentação on-line para obter a configuração mais recente e ideal.

Para referência, aqui está o **velho adesivo** da B200-M5:

| DIMM Population Order | | Installing Memory / Blanks | | | | | | | | | | | | | | | | | | | | | | | | | |
|--|-------------------------------------|----------------------------|----|---|-------|---|----------|---|-------------|---|----------------|---|-------------------|---|----------------------|---|-------------------------|---|----------------------------|----|-------------------------------|----|----------------------------------|----|-------------------------------------|---|--|
| <p>DIMMs for CPU 1</p> <table border="1"> <tr><td>1</td><td>A1</td></tr> <tr><td>2</td><td>A1 D1</td></tr> <tr><td>3</td><td>A1 B1 D1</td></tr> <tr><td>4</td><td>A1 B1 D1 E1</td></tr> <tr><td>5</td><td>A1 B1 C1 D1 E1</td></tr> <tr><td>6</td><td>A1 B1 C1 D1 E1 F1</td></tr> <tr><td>7</td><td>A1 B1 C1 D1 E1 F1 A2</td></tr> <tr><td>8</td><td>A1 B1 C1 D1 E1 F1 A2 D2</td></tr> <tr><td>9</td><td>A1 B1 C1 D1 E1 F1 A2 B2 D2</td></tr> <tr><td>10</td><td>A1 B1 C1 D1 E1 F1 A2 B2 D2 E2</td></tr> <tr><td>11</td><td>A1 B1 C1 D1 E1 F1 A2 B2 C2 D2 E2</td></tr> <tr><td>12</td><td>A1 B1 C1 D1 E1 F1 A2 B2 C2 D2 E2 F2</td></tr> </table> | | 1 | A1 | 2 | A1 D1 | 3 | A1 B1 D1 | 4 | A1 B1 D1 E1 | 5 | A1 B1 C1 D1 E1 | 6 | A1 B1 C1 D1 E1 F1 | 7 | A1 B1 C1 D1 E1 F1 A2 | 8 | A1 B1 C1 D1 E1 F1 A2 D2 | 9 | A1 B1 C1 D1 E1 F1 A2 B2 D2 | 10 | A1 B1 C1 D1 E1 F1 A2 B2 D2 E2 | 11 | A1 B1 C1 D1 E1 F1 A2 B2 C2 D2 E2 | 12 | A1 B1 C1 D1 E1 F1 A2 B2 C2 D2 E2 F2 | <ol style="list-style-type: none"> Open both DIMM connector latches. Press the DIMM into its slot, evenly applying pressure on both ends until it clicks. Close the DIMM connector latches. Populate all empty slots with DIMM blanks, following steps 1-3. | |
| 1 | A1 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 2 | A1 D1 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 3 | A1 B1 D1 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 4 | A1 B1 D1 E1 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 5 | A1 B1 C1 D1 E1 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 6 | A1 B1 C1 D1 E1 F1 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 7 | A1 B1 C1 D1 E1 F1 A2 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 8 | A1 B1 C1 D1 E1 F1 A2 D2 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 9 | A1 B1 C1 D1 E1 F1 A2 B2 D2 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 10 | A1 B1 C1 D1 E1 F1 A2 B2 D2 E2 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 11 | A1 B1 C1 D1 E1 F1 A2 B2 C2 D2 E2 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 12 | A1 B1 C1 D1 E1 F1 A2 B2 C2 D2 E2 F2 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| <p>DIMMs for CPU 2</p> <table border="1"> <tr><td>1</td><td>G1</td></tr> <tr><td>2</td><td>G1 K1</td></tr> <tr><td>3</td><td>G1 H1 K1</td></tr> <tr><td>4</td><td>G1 H1 K1 L1</td></tr> <tr><td>5</td><td>G1 H1 J1 K1 L1</td></tr> <tr><td>6</td><td>G1 H1 J1 K1 L1 M1</td></tr> <tr><td>7</td><td>G1 H1 J1 K1 L1 M1 G2</td></tr> <tr><td>8</td><td>G1 H1 J1 K1 L1 M1 G2 K2</td></tr> <tr><td>9</td><td>G1 H1 J1 K1 L1 M1 G2 H2 K2</td></tr> <tr><td>10</td><td>G1 H1 J1 K1 L1 M1 G2 H2 K2 L2</td></tr> <tr><td>11</td><td>G1 H1 J1 K1 L1 M1 G2 H2 J2 K2 L2</td></tr> <tr><td>12</td><td>G1 H1 J1 K1 L1 M1 G2 H2 J2 K2 L2 M2</td></tr> </table> | | 1 | G1 | 2 | G1 K1 | 3 | G1 H1 K1 | 4 | G1 H1 K1 L1 | 5 | G1 H1 J1 K1 L1 | 6 | G1 H1 J1 K1 L1 M1 | 7 | G1 H1 J1 K1 L1 M1 G2 | 8 | G1 H1 J1 K1 L1 M1 G2 K2 | 9 | G1 H1 J1 K1 L1 M1 G2 H2 K2 | 10 | G1 H1 J1 K1 L1 M1 G2 H2 K2 L2 | 11 | G1 H1 J1 K1 L1 M1 G2 H2 J2 K2 L2 | 12 | G1 H1 J1 K1 L1 M1 G2 H2 J2 K2 L2 M2 | <p>DIMM Population Rules</p> <p>Caution: Only Cisco memory is supported. Third-party DIMMs are not tested or supported.</p> <ol style="list-style-type: none"> There are 6 memory channels per CPU, and 2 DIMMs per channel. The color coded channel population order is blue then black. DIMMs shall be evenly distributed based on the number of CPUs installed. No mixing of DIMM types (LRDIMM, RDIMM) is allowed. All non-populated slots shall have DIMM blanks installed. | |
| 1 | G1 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 2 | G1 K1 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 3 | G1 H1 K1 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 4 | G1 H1 K1 L1 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 5 | G1 H1 J1 K1 L1 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 6 | G1 H1 J1 K1 L1 M1 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 7 | G1 H1 J1 K1 L1 M1 G2 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 8 | G1 H1 J1 K1 L1 M1 G2 K2 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 9 | G1 H1 J1 K1 L1 M1 G2 H2 K2 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 10 | G1 H1 J1 K1 L1 M1 G2 H2 K2 L2 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 11 | G1 H1 J1 K1 L1 M1 G2 H2 J2 K2 L2 | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 12 | G1 H1 J1 K1 L1 M1 G2 H2 J2 K2 L2 M2 | | | | | | | | | | | | | | | | | | | | | | | | | | |

Para referência, aqui está o **velho adesivo** da B480-M5:

Cisco UCS B480 M5 Memory Slot Locations



DIMM Population Rules

Caution: Only Cisco memory is supported. Third-party DIMMs are not tested or supported.

There are 6 memory channels per CPU, and 2 DIMMs per channel. The color coded channel population order is blue then black. DIMMs shall be evenly distributed based on the number of CPUs installed. No mixing of DIMM types (LRDIMM, RDIMM) is allowed. All non-populated slots shall have DIMM blanks installed.

Informações Relacionadas

- [Nota de serviço e instalação do servidor blade Cisco UCS B200 M5 - Diretrizes de preenchimento de memória](#)
- [Nota de serviço e instalação do servidor blade Cisco UCS B480 M5 - Diretrizes de preenchimento de memória](#)

- [Suporte Técnico e Documentação - Cisco Systems](#)